

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-128088

(43)公開日 平成5年(1993)5月25日

(51)Int.Cl.⁵

G 0 6 F 15/20
3/147
15/02

識別記号

3 2 0 D 7165-5B
3 1 5 E 9194-5L

庁内整理番号

7218-5L
7165-5B
9194-5L

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 7 頁)

(21)出願番号 特願平3-288875

(22)出願日 平成3年(1991)11月5日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 岩淵 清

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

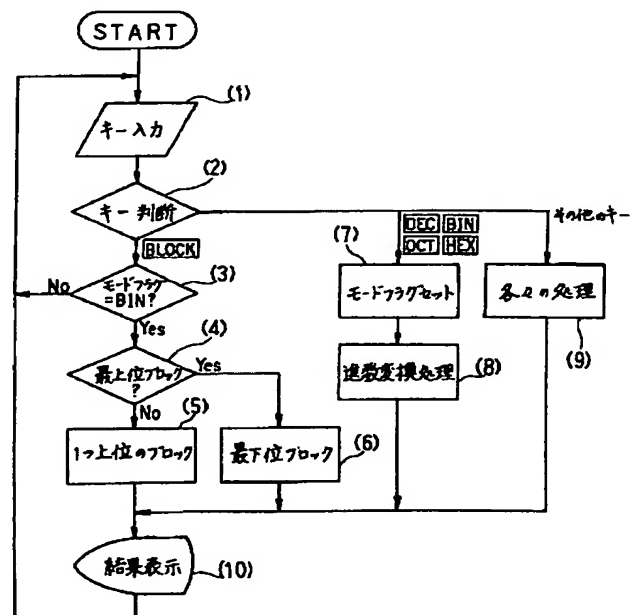
(74)代理人 弁理士 谷 義一 (外1名)

(54)【発明の名称】 電子卓上計算機

(57)【要約】

【目的】 10進数の表示桁数よりも桁数の多い2進数を、表示桁数を増加することなく表示できる電子卓上計算機を提供する。

【構成】 10進演算機能及び2進演算機能を備え、2進数の有効桁数を10進数の表示桁数よりも多くした電子卓上計算機において、2進数を、10進数の表示桁数よりも少ない桁数からなる2つ以上のブロックに分割し、そのうちの1つのブロックを表示器上に表示させると同時に、当該表示器の残りの表示桁を用いて、現在表示されているブロックを特定するための表示をなす表示制御手段と、前記表示器に表示されているブロックを変更するブロック切換え手段とを具備した。



(2)

【特許請求の範囲】

【請求項1】 10進演算機能及び2進演算機能を備え、2進数の有効桁数を10進数の表示桁数よりも多くの電子卓上計算機において、

2進数を、10進数の表示桁数よりも少ない桁数からなる2つ以上のブロックに分割し、そのうちの1つのブロックを表示器上に表示させると同時に、当該表示器の残りの表示桁を用いて、現在表示されているブロックを特定するための表示をなす表示制御手段と、

前記表示器に表示されているブロックを変更するブロック切換え手段とを具備したことを特徴とする電子卓上計算機。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、10進演算機能及び2進演算機能を備えた電子卓上計算機に関するものである。

【0002】

【従来の技術】従来から、10進演算機能及び2進演算機能を備えた電子卓上計算機では、2進数を表示する際、

- ①2進数の有効桁数を10進数の有効桁数と同じにして、その桁数を超えた場合にはエラーとする方式
- ②2進数をいくつかのブロックに分割して、どのブロックを表示しているかを示す表示部を別に設ける方式が採られていた。

【0003】

【発明が解決しようとする課題】しかしながら、2進数の有効桁数を10進数の有効桁数と同じにしてしまうと、2進数で表現できる数の範囲が狭くなりすぎるという欠点があった。

【0004】また、2進数をいくつかのブロックに分割して表示する方式では、どのブロックを表示しているかを示す為の表示部を別に設ける必要があるため、小型化・低コスト化の妨げになるという欠点があった。

【0005】よって本発明の目的は上述の点に鑑み、10進数の表示桁数よりも桁数の多い2進数を、表示桁数を増加することなく表示できる電子卓上計算機を提供することにある。

【0006】

【課題を解決するための手段】かかる目的を達成するために、本発明は10進演算機能及び2進演算機能を備え、2進数の有効桁数を10進数の表示桁数よりも多くの電子卓上計算機において、2進数を、10進数の表示桁数よりも少ない桁数からなる2つ以上のブロックに分割し、そのうちの1つのブロックを表示器上に表示させると同時に、当該表示器の残りの表示桁を用いて、現在表示されているブロックを特定するための表示をなす表示制御手段と、前記表示器に表示されているブロックを変更するブロック切換え手段とを具備したものであ

る。

【0007】

【作用】本発明では、2進数を10進数の表示桁数よりも少ない桁数からなる2つ以上のブロックに分割し、そのうちの1つのブロックを表示している際、残りの表示桁を用いてどのブロックを表示しているのかを示す構成とし、且つ、必要に応じてその表示ブロックを切り換えることとしてあるので、10進数の表示桁数よりも桁数の多い2進数を、表示桁数を増やす事なく表示することができる。

【0008】

【実施例】以下、本発明の実施例を詳細に説明する。

【0009】実施例1

図1ないし図4は、本発明の第1の実施例を示す。ここで、図1は表示例を表わす図であり、本発明の一実施例の特徴を最もよく表わす図面である。図2は本実施例の外観図であり、1は本体、2は入力値及び計算結果を表示する表示部、3はキー入力部であり、2進数の表示ブロックを切り換えるキー4を含む。

【0010】図3は本実施例のブロック図を示す。ここで5は全体の制御を行なうCPU、6はCPU5の動作プログラムが書き込まれているROM、7は入力値、計算値、フラグ類を読み書きするワークRAMである。

【0011】図4はROM6内に記憶されているプログラムのフローチャートである。このフローチャートに基づいて、図1に示した表示例の操作手順を順を追って説明する。

【0012】まず、図4のステップ(1)に於いてキー入力があった場合、ステップ(2)へと進み、キーの判断が行なわれ、BLOCKキー4であった場合ステップ(3)へ、DEC、BIN、OCT、HEXのいずれかのキーであった場合ステップ(7)へ、その他のキーの場合ステップ(9)へと進む。

【0013】ここではまず10進数の置数を行なう為、ステップ(9)へと進む。ステップ(9)ではキーに従って置数、演算などが行なわれ、ステップ(10)で結果表示を行なった後、ステップ(1)へ戻り、キー入力待ちとなる。図1の例では、順に「7654321」と、7桁の10進数が入力され、RAM7に格納されていく。この数値はRAM7内では、5バイトのBCDコード(10進10桁)と、少数点位置(0~7)及び正負の符号(1ビット)を格納する1バイトの計6バイトの形式で格納される。

【0014】図1(a)に示す表示となった後、2進数に変換する為、ステップ(1)に於いてBINキーを入力するとステップ(7)へと進み、モードフラグをBINにセットし、ステップ(8)へと進む。ステップ

(8)では進数変換処理が行なわれる。この例では10進→2進変換が行なわれる。RAM7内での2進数は、3バイト(24bit)のバイナリーデータとして格納

(3)

3

されるので、10進数「7654321」は2進数「011101001100101110110001」と変換されて、RAM7へ格納される。

【0015】また同時に、表示ブロックを示すポインタは最下位にセットされる。その後、ステップ(10)へ進み、図1(b)に示す様に、変換結果の最下位のブロック(1ブロックは8ビット)と共に、上位にあと2ブロックある事を示す下線2桁が付加された形で、計10桁で表示され、ステップ(1)へ戻る。

【0016】次に表示ブロックを切り換える為、BLOCKキー4を入力すると、ステップ(3)へと進む。ステップ(3)ではモードフラグをチェックして、2進モードでなければ何もせずステップ(1)へ戻り、2進モードならばステップ(4)へ進む。この例では2進モードになっているので、ステップ(4)へ進む。

【0017】ステップ(4)では表示ブロックのポインタが最上位のブロックを指しているかどうかチェックし、最上位ならばステップ(6)へ進みポインタを最下位へ戻し、最上位でなければステップ(5)へ進みポインタを1つ上位へ移し、ステップ(10)へ進む。この例では最上位ではないので、ステップ(5)で1つ上位のブロックへポインタが移り、結果の表示は図1(c)に示す様に、2ブロックめの8桁と共に、上位と下位に1ブロックずつある事を示す下線が前後に付加された形で表示される。

【0018】次に再びBLOCKキー4を入力すると、ステップが(1)→(2)→(3)→(4)→(5)→(10)へと進み、図1(d)に示す様に、最上位ブロックの8桁と共に、下位にあと2ブロックある事を示す下線2桁が付加された形で表示される。更にBLOCKキー4を入力すると、ステップが(1)→(2)→(3)→(4)→(6)→(10)へと進み、表示は図1(b)へ戻る。

【0019】実施例2

図5は、第2の実施例の表示例である。この例は、実施例1と同様に2進24桁を8桁ずつ3ブロックで表示するものであるが、表示ブロックを示すマークが先頭の桁固定となっていて、最下位ブロックは下線(e)、中位のブロックは中央の横線(f)、最上位ブロックは上線(g)で表わしている。

【0020】この実施例では表示位置が固定となっている為、ソフトウェアの処理が簡単になる。

【0021】実施例3

図6は、第3の実施例の表示例である。この例では、最上位桁をブロック表示に用い、下位ブロックは0

(h)、中位ブロックは1(i)、上位ブロックは2

(j)で表わしている。この実施例の長所として、表示可能ブロック数を9以下の範囲で自由に設定する事ができるという点があげられる。

【0022】実施例4

4

図7は、第4の実施例の表示例である。上記の3例では、小さい数でも、必ず24桁(3ブロック)表示していた。この例では、上位の0は表示しない様に処理を行なっている。例えば、10進数の50は、2進数では110010と6桁で表わす事ができ、(k)に示す様1ブロックで表示できる。この場合、表示ブロックを示す下線は表示されず、BLOCKキー4の入力も無視される。

【0023】また、(l)(m)は10進数1234を2進表示した例で、下位8ビット11010010と、上位3ビット100がBLOCKキー4の入力で交互に表示される。

【0024】本実施例では、不必要な桁は表示されないという効果がある。

【0025】実施例5

図8は、8進数の表示に応用した例である。10進数10桁全てを8進数で表わすには、8進数は12桁必要であり、この実施例では6桁ずつ2ブロックに分けて表示している。

【0026】実施例6

図9は、仮数部10桁、指数部2桁の計12桁の10進表示(q)を行なうものに応用した例である。この例では、2進数の表示に仮数部の下位8桁を利用し、ブロックを示す表示には指数部を利用している((r),(s),(t))。

【0027】この実施例では、仮数部の最上位桁を利用して、2進モードである事を示す“b”の文字を表示する事ができるという利点がある。

【0028】実施例7

図10は、仮数部12桁、指数部2桁の計14桁の10進表示(u)を行なうものに応用した例である。この例では、2進数の表示は1ブロック12桁で3ブロックの表示を行なう。12桁をそのまま並べたのでは見づらいので、10進数表示時の3桁位取り様のマークを用いて、4桁ずつ区切りを表示している。

【0029】また、この例ではブロックを示す表示に10進数の指数部を用い、2進数の各ブロックのビットの重みがわかり易い様、最下位ビットの重みが 2^{12} ならば12、 2^{24} ならば24を表示する。

【0030】この実施例では、かなり大きい2進数でも表示できるという利点がある。

【0031】実施例8

ブロック表示の切り換えを、下位ブロックから上位ブロックの方向だけでなく、上位ブロックから下位ブロックの方向へも切り換え可能とした例のフローチャートを図11に示す。この例では、今までの例と同じ下位から上位方向への切り換えキーLの他に、上位から下位方向への切り換えキーRを設ける。

【0032】図11のフローチャートと図4のフローチャートの流れは、基本的には同じなので、異なる3点を

50

(4)

5

中心に説明する。

【0033】ステップ(2)のキー判断では、Lキー、Rキー共にステップ(3)へと進み、ステップ(11)の後各々ステップ(4)、(4')へと処理が分かれる。ステップ(4)以降は図4と同じであるので省略する。

【0034】ステップ(4')では、表示中のブロックが最下位ブロックかどうかを判別し、最下位ブロックでなければ1つ下位のブロック(6')へ、最下位ブロックならば最上位ブロック(5')へとポインターを移し、ステップ(10)で表示を行なう。

【0035】この実施例では、ブロック数が増えた時の表示の確認操作の操作性がよくなるという利点がある。

【0036】

【発明の効果】以上説明したように本発明によれば、2進数表示の際、10進数表示桁数よりも少ない桁数からなる2つ以上のブロックに2進数を分割し、その1ブロックの表示と共に残りの表示桁を用いてどのブロックを表示しているのかを示す手段と、表示ブロックを切り換える手段とを設ける事により、10進数の表示に用いる表示部以外に2進数表示用の表示部を設ける事なく、10進数表示桁数よりも多い桁数の2進数を表示する事が可能となる。

6

【図面の簡単な説明】

【図1】本発明を実施した電子卓上計算機の表示例を示す図である。

【図2】本発明を実施した電子卓上計算機の外觀図である。

【図3】本発明を実施した電子卓上計算機のブロック図である。

【図4】本発明を実施した電子卓上計算機のフローチャートである。

【図5】第2の実施例に於ける表示例である。

【図6】第3の実施例に於ける表示例である。

【図7】第4の実施例に於ける表示例である。

【図8】第5の実施例に於ける表示例である。

【図9】第6の実施例に於ける表示例である。

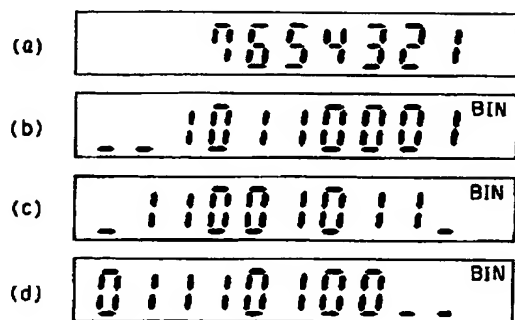
【図10】第7の実施例に於ける表示例である。

【図11】第8の実施例に於けるフローチャートである。

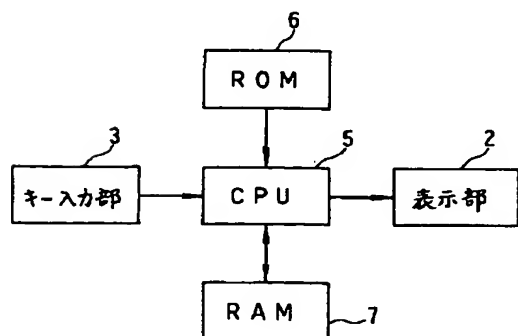
【符号の説明】

- 1 本体
- 2 表示部
- 3 キー入力部
- 4 表示ブロック切り換えキー

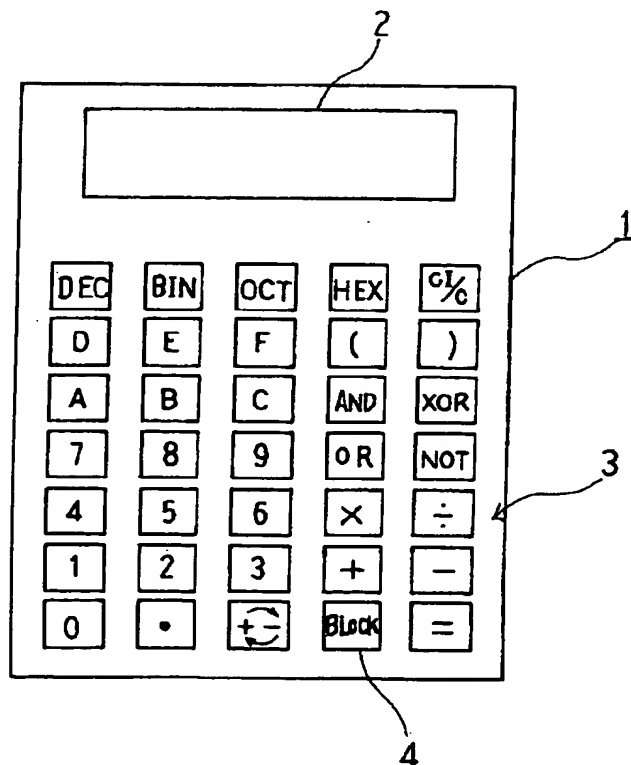
【図1】



【図3】

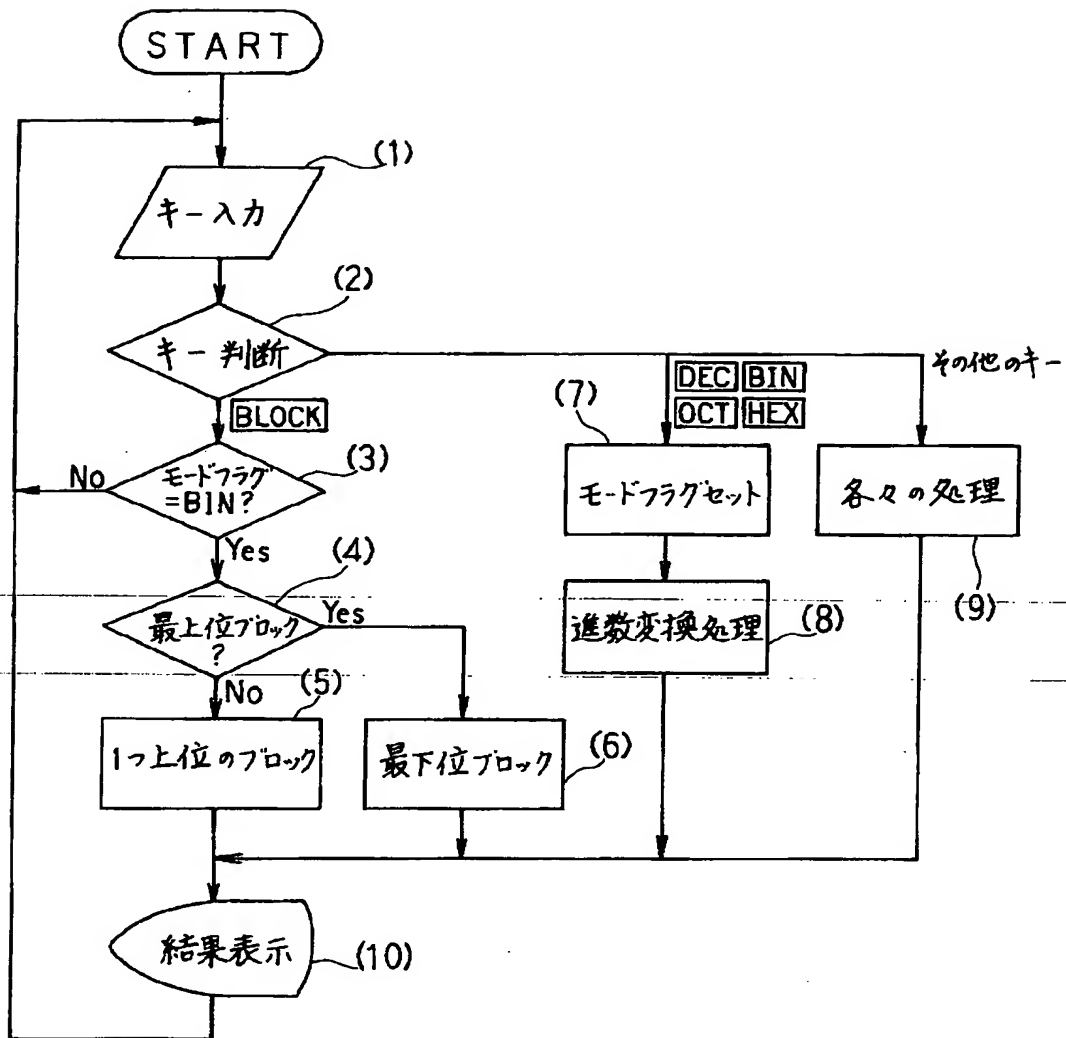


【図2】



(5)

【図4】



【図5】

(e) _ 10110001^{BIN}

(f) - 11001011^{BIN}

(g) - 01110100^{BIN}

【図6】

(h) 0 10110001^{BIN}

(i) 1 11001011^{BIN}

(j) 2 01110100^{BIN}

(6)

【図7】

(k) 110010^{BIN}
 (l) -11010010^{BIN}
 (m) 100^{BIN}

【図8】

(n) 9999999999
 (o) 0751777^{OCT}
 (p) 1124020^{OCT}

【図9】

(f) -8.8.8.8.8.8.8.8.8.8-88
 (r) 6 10110001 0
 (s) 6 11001011 1
 (t) 6 01110100 2

【図10】

(u) ^{BIN}
^{OCT}
^{HEX} -8.8.8.8.8.8.8.8.8.8-88
 (v) ^{BIN} 110000110001 0
 (w) ^{BIN} 110110111011 12
 (x) ^{BIN} 001011011111 24

